

---

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

---

## KOREAN PATENT ABSTRACT

(11)Publication number: **1020030057209 A**  
(43)Date of publication of application: **04.07.2003**

(21)Application number: **1020010087598**  
(22)Date of filing: **28.12.2001**

(71)Applicant: **HYNIX SEMICONDUCTOR INC.**  
(72)Inventor: **HONG, JIN SEOK**

(51)Int. Cl. **G01R 31/26**

---

(54) TEST HANDLER FOR SUCCESSIVE TEST OF SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: A test handler for successive test of a semiconductor device is provided, which enables a normal operation in an area without error, even though an error is occurred in a specific area of the test handler.

CONSTITUTION: A loader part accommodates a test board(20) where a plurality of semiconductor devices (200) are installed. A preheat part(12) enables the semiconductor devices installed in the test board to maintain a pre-established temperature, and comprises a buffer rail for buffering the plurality of test boards. A test site part(14) measures electrical characteristics in a package state of the semiconductor device maintaining the above temperature in the preheat part. A defroster part(16) recovers the temperature of the semiconductor device tested in the test site part into an atmospheric temperature. And an unloader part(18) accommodates the semiconductor devices onto another test board by classifying the semiconductor devices on the basis of the test result from the test board.

&copy; KIPO 2003

Legal Status

Final disposal of an application (application)

특 2003-0057209

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup> (11) 공개번호 특2003-0057209  
G01R 31/26 (43) 공개일자 2003년07월04일

(21) 출원번호 10-2001-0087598  
(22) 출원일자 2001년12월28일  
(71) 출원인 주식회사 하이닉스반도체  
경기 이천시 부발읍 아미리 산136-1  
(72) 발명자 홍진석  
충청북도청주시흥덕구향정동1번지  
(74) 대리인 김국남

심사청구 : 없음

(54) 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러

요약

본 발명은 테스트 핸들러의 로더부 또는 언로더부에서 픽업 오류가 발생되어도 다른 구성부는 정상적인 동작이 이루어지도록 하는 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러에 관한 것이다.

이를 위해, 복수개의 반도체 디바이스가 장착되어 있는 테스트 보드가 수납되는 로더부와, 상기 테스트 보드에 장착된 반도체 디바이스를 미리 설정된 온도로 유지하며, 복수개의 상기 테스트 보드 버퍼레일을 위한 버퍼레일을 구비하는 프리히트부가 형성되어 있다. 그리고, 상기 프리히트부에서 설정된 온도를 유지하여 반도체 디바이스의 패키지 상태로 전기적 특성을 측정하는 테스트 사이트부와, 상기 테스트 사이트부에서 테스트된 반도체 디바이스의 온도를 상온으로 복귀시키는 디프로스터부 및 테스트가 종료된 테스트 보드로부터 테스트 결과에 기초하여 반도체 디바이스를 등급별로 분류하여 다른 테스트 보드에 수납하는 언로더부가 구비되어 있다. 이로써, 테스트 핸들러의 로더부 또는 언로더부의 픽업 오류의 발생에도 불구하고 오류가 발생되지 않는 다른 부위는 정상적인 동작이 계속되므로 반도체 디바이스의 테스트 처리 능력이 향상되는 효과가 있다.

도표도

도1

색인어

테스트 핸들러, 픽업오류, 테스트 보드, 버퍼레일

명세서

도면의 간단한 설명

도 1은 본 발명에 의한 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러의 일 실시예를 보여주는 도면이다.

도 2는 도 1의 후면부의 동작을 더욱 상세하게 보여주는 도면이다.

\* 도면의 주요 부분에 대한 부호의 설명

100 : 테스트 핸들러 200 : 반도체 디바이스

10 : 로더부 12 : 프리히트부

14 : 테스트 사이트부 16 : 디프로스터부

18 : 언로더부 20 : 테스트 보드

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러에 관한 것으로, 보다 상세하게는, 로더부 또는 언로더부에서 픽업 오류(Pick-up Error)가 발생되어도 다른 테스트 동작부위에서는 정상적인 동작이 이루어지도록 하는 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러에 관한 것이다.

반도체 디바이스 테스트용 핸들러에서 피측정용 패키지를 테스트할 때, 다수개의 피측정용 패키지를 수용한 트레이는 하나 단위로 반송이 이루어진다.

여기에서, 사용자측이 입출력에 사용되는 트레이를 커스터머(Customer) 트레이라 하고, 반도체 디바이스 내에서 내부 반송을 수행하는 트레이를 테스트 트레이라 하며, 피측정용 패키지의 공급 및 배출시에 상기 커스터머 트레이와 테스트 트레이 사이에 피측정용 패키지의 반송이 이루어진다.

이와 같은 전자 부품 테스트 시스템, 예를 들면 TSOP(Thin Small Outline Package)나 CSP(Chip Scale Package)는 테스트에 응하여 다양한 테스트 신호를 발생시키고, 그 결과의 출력 신호를 판정하기 위한 마스터 유닛과, 테스트될 부품을 테스트 헤드로 자동적으로 이동시켜 테스트하고, 테스트된 부품을 테스트 결과에 따라서 분류하게 된다.

이러한 테스트 핸들러의 최대 동시 테스트 디바이스의 수('PARA수')는 테스트의 핀 채널수에 의해 결정된다. 그리고, 메모리 테스트에서는 보통 2대의 핸들러가 접속되어 있다.

핸들러는 구조에 따라 64/128/256 PARA가 가능하나 테스트의 핀 채널수의 제약 때문에 주로 64PARA를 테스트 한다. 테스트 시스템은 일정시간에 얼마나 많은 양의 디바이스를 정확히 테스트 하느냐에 따라 테스트 시스템의 성능이 좌우된다. 생산량을 증가시키기 위한 여러가지 방법으로는, 테스트 시간을 가능한 짧게 하는 방법, 동시에 많은 양의 디바이스를 테스트하는 방법, 핸들러의 오류에 의한 정지시간이 없이 계속 테스트 하는 방법, 기계적 인덱스 시간(Mechanical Index Time)을 짧게 하는 방법 등 여러가지가 있을 수 있다.

한가지 예로서 핸들러의 인덱스 시간을 짧게 하기 위해 128개의 디바이스를 로딩한 후 64개씩 2회 테스트 한다. 첫번째는 테스트 사이트부로 테스트 보드를 이송하여 테스트 하고, 두번째는 테스트 사이트부에 있는 테스트 보드를 시프트(Shift)시킨 후 테스트한다. 이때 1차 테스트가 끝나고 시프트 한 후 두번째 테스트를 수행할 때 로더부 또는 언로더부에서 픽업 오류가 발생하여 테스트를 하지 못하는 경우가 있다.

대부분의 메모리 테스트는 두개의 헤드로 구성되어 있는데, 한쪽 핸들러에서 위와 같은 현상이 발생된 경우 두개의 헤드가 동시에 사용되지 못하고 한쪽 핸들러만 테스트 하게 된다. 그리고, 수평방식의 핸들러의 오류 중 픽업 오류가 차지하는 비중이 70-80%로 크기 때문에 이로 인해 한쪽 핸들러만 테스트하는 경우가 의외로 많다. 이러한 주된 이유로는 어느 부위에서 오류가 발생되었는지 핸들러는 무조건 정지하기 때문이다.

즉, 두개의 헤드의 경우 두개의 핸들러에서 테스트 요구신호가 도착된 경우 테스트가 시작된다. 만약 어느 한 쪽의 핸들러에서는 테스트 시작 요구신호가 발생되고, 다른 쪽의 핸들러에서는 테스트 시작 요구신호가 발생되지 않으면 테스트는 일정시간 기다리다가 테스트 시작 요구신호가 발생된 핸들러만 테스트가 시작된다. 이와 같은 경우가 테스트 디바이스의 수량을 감소시키는 요인이 된다.

#### 발명이 이루고자하는 기술적 과제

이와 같은 문제점을 해결하기 위한 본 발명의 목적은, 테스트 핸들러의 특정 부분의 오류발생에도 불구하고 오류유형에 따라 오류가 발생되지 않은 다른 부위는 정상적인 동작이 계속되도록 하기 위한 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러를 제공하는 것이다.

본 발명의 다른 목적은, 로더부 또는 언로더부의 오류가 발생되어도 미리 예비된 물량을 보유한 버퍼에 의해 다른 부위의 동작이 정상적으로 이루어지도록 하는 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러를 제공하는 것이다.

#### 발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명에 의한 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러는, 복수개의 반도체 디바이스가 장착되어 있는 테스트 보드가 수납되는 로더부와, 상기 테스트 보드에 장착된 반도체 디바이스를 미리 설정된 온도로 유지하며, 복수개의 상기 테스트 보드 버퍼링을 위한 버퍼레일을 구비하는 프리히트부와, 상기 프리히트부에서 설정된 온도로 유지된 반도체 디바이스의 패키지 상태에서의 전기적 특성을 측정하는 테스트 사이트부와, 상기 테스트 사이트부에서 테스트된 반도체 디바이스의 온도를 상온으로 복귀시키는 디프로스터부; 그리고, 테스트가 종료된 테스트 보드로부터 테스트 결과에 기초하여 반도체 디바이스를 등급별로 분류하여 다른 테스트 보드에 수납하는 언로더부를 구비한 것을 특징으로 한다.

상기 디프로스터부에는 상기 테스트 보드를 복수개 버퍼링하는 버퍼레일이 더 구비되는 것이 바람직하며, 상기 버퍼레일은 상기 로더부 또는 언로더부의 오류발생시 일정 개수의 테스트 보드가 정상적으로 처리되도록 지연시간을 형성한다.

이하, 본 발명의 실시예에 대한 설명은 첨부된 도면을 참조하여 더욱 상세하게 설명한다. 아래에 기재된 본 발명의 실시예는 본 발명의 기술적 사상을 예시적으로 설명하기 위한 것에 불과한 것으로, 본 발명의 권리범위가 여기에 한정되는 것으로 이해되어서는 안될 것이다. 아래의 실시예로부터 다양한 변형, 변경 및 수정이 가능함은 이 분야의 통상의 지식을 가진 자에게 있어서 명백한 것이다.

도 1을 참조하면, 본 발명에 의한 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러의 실시예가 도시되어 있다.

테스트 핸들러(100)는 비어있는 테스트 보드에 장착되는 테스트되지 않은 반도체 디바이스(200)가 복수개 장착된 테스트 보드(20)가 수납되는 로더부(10)와, 테스트 보드(20)에 장착된 반도체 디바이스(200)를 미리 설정된 온도로 유지하는 프리히트(Preheat)부(12)가 구비된다. 그리고, 테스트 핸들러(100)는 상기 프리히트부(12)에서 설정된 온도로 유지된 반도체 디바이스(200)의 전기적 특성을 측정하는 테스트 사이트부(Test Site)부(14)와, 테스트 사이트부(14)에서 테스트된 반도체 디바이스(200)의 온도를 상온으로

복귀시키는 디프로스터부(Defroster)부(16)가 구비된다. 또한, 테스트가 종료한 테스트 보드(20)로부터 테스트 결과에 기초하여 반도체 디바이스(200)를 등급별로 분류하여 다른 테스트 보드(26)에 수납하는 언로더부(18)를 구비하여 구성된다.

이때 상기 프리히트부(12)와 디프로스터부(16)에는 버퍼레일(Buffer Rail, 22)이 구비되는데, 이 버퍼레일(22)은 테스트 보드(20)를 이송시키는 것으로 충분한 개수의 테스트 보드(20)를 버퍼링할 수 있도록 그 길이가 길게 형성되어 있다.

이와 같이 구성된 본 발명에 의한 테스트 핸들러(100)의 구체적인 동작을 픽업 오류가 발생한 경우를 가 정하여 설명한다.

먼저, 테스트하고자 하는 1롯트(Lot) 분의 반도체 디바이스(200)가 세트된 테스트 보드(20)가 로더부(10)에 수납되고, 언로더부(18)에서 테스트가 종료된 반도체 디바이스가 분류 수납되는 테스트 보드(26)가 세트된다. 비어있는 테스트 보드에서 테스트하도록 반도체 디바이스(200)를 장착할 때는, 테스트 보드(20)는 카세트에 수납된 상태로 테스트 핸들러(100)에 세트된다. 테스트 보드(20)는 도시되지 않은 카세트에서 인출되고, 로더 엘리베이터(도시하지 않음)에서 위쪽으로 반송된다. 반송된 테스트 보드(20)는 프리히트부(12)로 반입되어, 박스내에서 가열 혹은 냉각되면서 아래쪽으로 반송된다. 가열 혹은 냉각된 테스트 보드(20)는 테스트 사이트부(14)내로 반송되고, 픽업될 먼저 테스트된 후 시프트되며 홀수열이 테스트 되는데, 여기에서 반도체 디바이스(200)의 패키지 상태에서의 전기적인 특성검사가 이루어진다. 그리고, 테스트된 반도체 디바이스(200)를 포함하는 테스트 보드(20)는 디프로스터부(16)로 반송된다. 반송된 1매짜의 테스트 보드(20)에는 반도체 디바이스(200)들이 각각 취출되어, 비어있는 테스트 보드(26)에 장착된다.

다음으로, 테스트가 진행되는 동작에서 로더부(10) 또는 언로더부(18)에서 픽업 오류가 발생한 경우, 테스트 핸들러(100)는 알람을 울리며 정지하게 된다. 이때 작업자는 오류가 발생한 부분을 찾아, 즉 본 실시예에서는 로더부(10) 또는 언로더부(18)의 오류요소를 해소하고 테스트 핸들러(100)를 정상화시킨다. 이때 일반적인 경우 테스트 핸들러(100)는, 반도체 디바이스(200)의 장착을 종료한 테스트 보드(20)가 프리히트부(12)로 반입되어 가열 혹은 냉각되고, 가열 혹은 냉각된 테스트 보드(20)가 테스트 사이트부(14) 내의 위치로 반송되어, 세트되고, 2매의 테스트 보드가 테스트의 측정부에 접속되어 동시에 테스트가 진행된다. 그러나, 픽업 오류가 발생한 경우이므로, 테스트 핸들러(100)는 프리히트부(12)와 디프로스터부(16)에 형성된 버퍼레일(22, 24)에 테스트 보드(20)가 밀리더라도 테스트 보드(20)를 잠시 보관하였다가 다음 유니트로 보내는 동작이 이루어진다. 본 실시예에서 상기 다음 유니트는 테스트 사이트부(14)와 언로더부(18)가 될 것이다.

이와 같이 테스트 핸들러(100)가 한쪽 테스트 핸들러에서만 테스트 요구신호를 받으면 다른 한쪽 테스트 핸들러에서도 테스트 요구신호를 설정된 시간동안, 예를 들면 30초 동안 기다리는데 이렇게 기다리는 시간도 필요없게 되므로 인덱스 시간을 줄이게 되는 것이다.

테스트가 종료된 테스트 보드(20)는 디프로스터부(16)로 반송되어 온도가 실온으로 복귀된다. 실온으로 복귀된 테스트 보드(20)는 반송되어, 반도체 디바이스(200)는 테스트 결과에 따라 등급 분류되어 테스트 보드(20)로부터 제거되어 다른 테스트 보드(26)에 분류 수납된다. 반도체 디바이스(200)가 제거된 비어있는 테스트 보드는 반송되고, 로더부(10)에 수납된 테스트 보드로부터 새로운 반도체 디바이스가 테스트 보드에 장착된다.

이와 같은 동작이 반복되면서 로더부(10)에 세트된 테스트 보드(20) 내의 모든 반도체 디바이스(200)의 반송이 종료되고, 언로더부(18)에 수납된 테스트 보드(26)에 반도체 디바이스가 분류 수납되어 1롯트 분의 반도체 디바이스의 테스트가 마무리된다.

이상과 같이 본 실시예는 로더부(10)와 언로더부(18)의 픽업 오류처리와, 이외의 부분의 오류처리를 각각 다르게 처리하게 된다. 즉, 프리히트부(12), 테스트 사이트부(14), 디프로스터부(16)의 오류 및 안전 커버 스위치의 작동에 대해서는 테스트 핸들러(100)가 즉시 정지하도록 하고, 로더부(10)와 언로더부(18)의 오류 및 안전 스위치의 작동에 대해서는 로더부(10)와 언로더부(18)만 정지하도록 하고, 기타 다른 부분은 정상적으로 동작되도록 하는 것이다.

#### 발명의 효과

따라서, 본 발명에 의하면, 테스트 핸들러의 로더부 또는 언로더부의 픽업 오류의 발생에도 불구하고 오류가 발생되지 않은 다른 부위는 정상적인 동작이 계속되므로 반도체 디바이스의 테스트 처리능력이 향상되는 효과가 있다.

그리고, 서로 다른 테스트 핸들러에서 발생한 테스트를 위한 테스트 요구신호를 기다리지 않아도 되므로 인덱스 시간을 줄이는 효과가 있다.

#### (57) 청구의 범위

**청구항 1.** 복수개의 반도체 디바이스가 장착되어 있는 테스트 보드가 수납되는 로더부와;

상기 테스트 보드에 장착된 반도체 디바이스를 미리 설정된 온도로 유지하며, 복수개의 상기 테스트 보드 버퍼링을 위한 버퍼레일을 구비하는 프리히트부와;

상기 프리히트부에서 설정된 온도로 유지된 반도체 디바이스의 패키지 상태에서의 전기적 특성을 측정하는 테스트 사이트부와;

상기 테스트 사이트부에서 테스트된 반도체 디바이스의 온도를 상온으로 복귀시키는 디프로스터부; 그리고,

테스트가 종료된 테스트 보드로부터 테스트 결과에 기초하여 반도체 디바이스를 등급별로 분류하여 다른

테스트 보드에 수납하는 언로더부;

를 구비한 것을 특징으로 하는 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러.

청구항 2. 제 1 항에 있어서,

상기 디프로스터부에는,

복수개의 상기 테스트 보드를 버퍼링하는 버퍼레일이 더 구비된 것을 특징으로 하는 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러.

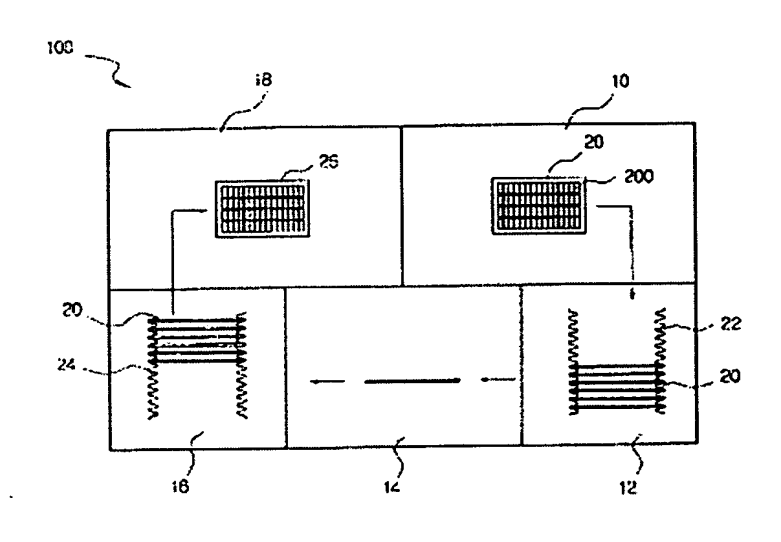
청구항 3. 제 1 항 또는 제 2 항에 있어서,

상기 버퍼레일은,

상기 로더부 또는 언로더부의 오류발생시 일정 개수의 테스트 보드가 정상적으로 처리되도록 지연시간을 형성하는 것을 특징으로 하는 반도체 디바이스의 연속 테스트를 위한 테스트 핸들러.

도면

도면1



도면2

